

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-279680

(43)Date of publication of application : 22.10.1996

(51)Int.Cl.

H05K 3/46

H05K 1/02

(21)Application number : 07-104566

(71)Applicant : SONY CORP

(22)Date of filing : 06.04.1995

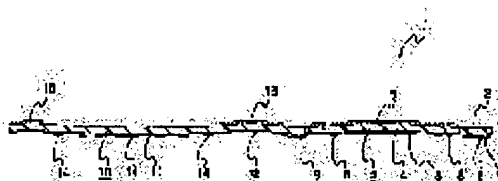
(72)Inventor : NAKAGAWA TERUKI

(54) MULTILAYERED PRINTED WIRING BOARD

(57)Abstract:

PURPOSE: To relieve warps in parts of a board by other warps generated in the vicinity, by forming a circuit pattern on the surface opposite to the surface where a circuit pattern is formed, in the part of a layer different from a layer corresponding to the part different from the part where a circuit pattern is formed, in the layer where a circuit pattern is formed.

CONSTITUTION: A first circuit board 4 is made except both end portions of the upper and lower surfaces and the left end portion on a first printed wiring board 3 and. A circuit pattern 5 is formed on the whole surface of the printed board 4. A second circuit board 11 is made on both end portions of the upper and lower surfaces of a second printed wiring board 10 and the left end portion. A circuit pattern 14 is formed on the whole surface of the back of the second circuit board 11. Thereby warps generated in parts of the first and the second printed wiring boards 3, 10 can be relieved by the warps generated in the vicinity.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平8-279680

(43) 公開日 平成8年(1996)10月22日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 5 K 3/46		6921-4E	H 0 5 K 3/46	G
		6921-4E		Q
1/02			1/02	J

審査請求 未請求 請求項の数16 F D (全 6 頁)

(21) 出願番号 特願平7-104566

(22) 出願日 平成7年(1995)4月6日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 中川 照基

東京都品川区北品川6丁目7番35号 ソニ

一株式会社内

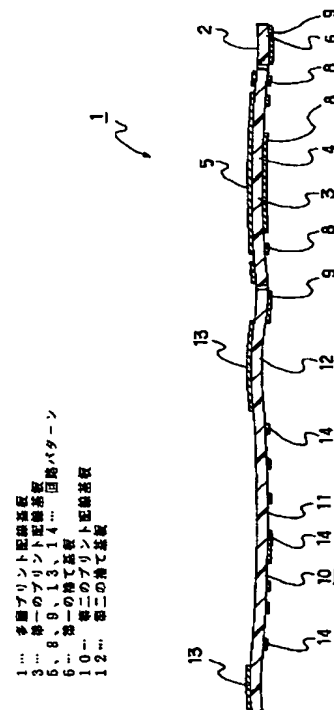
(74) 代理人 弁理士 小松 祐治

(54) 【発明の名称】 多層プリント配線基板

(57) 【要約】

【目的】 外部から加わる熱等による基板の反りを軽減し、基板への電子部品実装時の実装ミスを減らすようにした。

【構成】 回路パターンが形成される複数の層を有する多層プリント配線基板1であって、回路パターンが形成された一の層における前記回路パターンが形成された部分でない部分に対応する前記一の層とは別の層における部分でかつ前記回路パターンが形成された面と反対側の面に回路パターンを形成した。



1

【特許請求の範囲】

【請求項 1】 回路パターンが形成される複数の層を有する多層プリント配線基板であって、回路パターンが形成された一の層における前記回路パターンが形成された部分でない部分に対応する前記一の層とは別の層における部分でかつ前記回路パターンが形成された面と反対側の面に回路パターンを形成したことを特徴とする多層プリント配線基板。

【請求項 2】 上記多層プリント配線基板が基板の表面と裏面に回路パターンが形成される両面プリント配線基板であることを特徴とする請求項 1 に記載の多層プリント配線基板。

【請求項 3】 上記多層プリント配線基板が複数のプリント配線基板から成る集合プリント配線基板であることを特徴とする請求項 1 に記載の多層プリント配線基板。

【請求項 4】 上記多層プリント配線基板が複数のプリント配線基板から成る集合プリント配線基板であることを特徴とする請求項 2 に記載の多層プリント配線基板。

【請求項 5】 上記別の層に形成された回路パターンが回路的には不必要な回路パターンであることを特徴とする請求項 1 に記載の多層プリント配線基板。

【請求項 6】 上記別の層に形成された回路パターンが回路的には不必要な回路パターンであることを特徴とする請求項 2 に記載の多層プリント配線基板。

【請求項 7】 上記別の層に形成された回路パターンが回路的には不必要な回路パターンであることを特徴とする請求項 3 に記載の多層プリント配線基板。

【請求項 8】 上記別の層に形成された回路パターンが回路的には不必要な回路パターンであることを特徴とする請求項 4 に記載の多層プリント配線基板。

【請求項 9】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 1 に記載の多層プリント配線基板。

【請求項 10】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 2 に記載の多層プリント配線基板。

【請求項 11】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 3 に記載の多層プリント配線基板。

【請求項 12】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 4 に記載の多層プリント配線基板。

2

【請求項 13】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 5 に記載の多層プリント配線基板。

【請求項 14】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 6 に記載の多層プリント配線基板。

【請求項 15】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 7 に記載の多層プリント配線基板。

【請求項 16】 上記プリント配線基板が機器に実装される場合には不必要となる捨て基板を有し、上記別の層に形成された回路パターンが前記捨て基板に形成されたことを特徴とする請求項 8 に記載の多層プリント配線基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は新規な多層プリント配線基板に関する。詳しくは、外部から加わる熱等による基板の反りを軽減し、基板への電子部品実装時の実装ミスを減らすようにした多層プリント配線基板を提供するものである。

【0002】

【従来の技術】 多層プリント配線基板には、図 5 に示すような、基板の表面及び裏面に回路パターンが形成された所謂両面プリント配線基板 a がある。

【0003】 上記両面プリント配線基板 a においては、絶縁基板 b の両面に通常銅箔による回路パターン c、c、・・・が形成され、通常表面の回路パターン c、c、・・・の形成面積と裏面の回路パターン c、c、・・・の形成面積とに面積差がある。そして、その差が大きい場合には絶縁基板 b と該絶縁基板 b に形成された回路パターン c、c、・・・である銅箔との熱膨張率の違いにより、回路パターン c、c、・・・の形成面積の大きい側へ凸条に反ってしまう（図 5 参照）。かかる反りを防止するために、従来は回路パターン c、c、・・・が形成された面（以下「パターン面」とする。）を有する基板を囲むようにして、プリント配線基板が機器に実装される場合には不必要となる捨て基板を前記パターン面を有する基板と一体に形成し、捨て基板の両面に均等になるように回路パターンを形成し、パターン面を有する基板の反りを軽減するようにしていた。

【0004】

【発明が解決しようとする課題】 ところで、上記した多層プリント配線基板にあっては、捨て基板の両面に回路

10

20

30

40

50

3

パターンを形成して捨て基板の反りを防止することにより、捨て基板と一体に形成されたパターン面を有する基板の反りをある程度は防止出来たが、その効果には限界があった。

【0005】また、多層プリント配線基板においては捨て基板を必要としないものもあり、捨て基板が形成されていない場合には反りを防止する方法はほとんどないと言うのが現状である。

【0006】そして、反りの生じた基板の回路パターンに電子部品を装着する場合においては、接着剤や半田の印刷ムラを生じ易く、延いては電子部品の実装ミス等を生じることになる。

【0007】さらに、部品実装時に行われる所謂ディッピングやリフロー時には基板に加えられる熱によりさらに反りが増すという問題もあった。

【0008】

【課題を解決するための手段】本発明多層プリント配線基板は上記した課題を解決するために、回路パターンが形成された一の層における前記回路パターンが形成された部分でない部分に対応する前記一の層とは別の層における部分でかつ前記回路パターンが形成された面と反対側の面に回路パターンを形成したものである。

【0009】

【作用】従って、本発明多層プリント配線基板にあっては、各層に形成された回路パターンのパターン面がそれぞれ反対方向を向き、しかも一の層の回路パターンが形成された部分に対応しない部分に別の層の回路パターンが形成されているため、捨て基板の有無によらず各回路パターンの形成部分によって相反する二方向の反りが生じることになり、基板の各部分に生じる反りが該部分の近傍部分に生じる反りにより軽減され、全体として基板が略平面状を為すようにされる。また、所謂ディッピングやリフロー時においても基板の反りの増長が抑えられる。

【0010】

【実施例】以下に、本発明多層プリント配線基板の詳細を図1乃至図4に示す実施の一例に従って説明する。

【0011】尚、図示した実施例は、本発明を両面にプリント配線され、かつ複数のプリント基板から成る集合プリント基板に適用したものである。

【0012】また、下記に示した方向は、図1を紙面手前側から見た場合における上下左右及び前後方向をそれぞれ上下左右及び前後方向としたものである。

【0013】多層プリント配線基板1は略正方形の板状をした絶縁部材から成る基板2の表裏両面の各部に銅箔から成る回路パターンが形成され、後述する第一乃至第四の4つのプリント配線基板から成る。

【0014】まず、第一のプリント配線基板3の表面について説明する。

【0015】第一のプリント配線基板3は基板2の左側

4

略3分の2の略上側半分を占め、その上下両端部及び左端部以外の部分が第一の回路基板4とされ、該第一の回路基板4上の略全面に亘って回路パターン5が形成されている。

【0016】第一のプリント配線基板3の上下両端部及び左端部はプリント配線基板が機器に実装される場合には不必要となる第一の捨て基板6とされ、該第一の捨て基板6上には回路パターンは形成されていない。

【0017】そして、上記の通り第一の捨て基板6が第一の回路基板4を三方から囲むように位置しており、第一の回路基板4と第一の捨て基板6とは連結片7、7、・・・によって連結され、一体に形成されている。

【0018】次に、第一のプリント配線基板3の裏面について説明する。

【0019】裏面にも第一の回路基板4上の略全面に亘って回路パターン8、8、・・・が形成されているが、回路パターン8、8、・・・が形成されている部分と形成されていない部分とがあり、表面に比べて裏面の回路パターン8、8、・・・の形成された面積は小さくされている。

【0020】図2で見て第一のプリント配線基板3の上下両端部及び右端部は第一の捨て基板6であり、該捨て基板6の略全面には回路的には無関係の回路パターン9、9、・・・が形成されている。

【0021】ところで、一般に、絶縁部材から成る基板の両面に銅箔による回路パターンが形成され、表面の回路パターンの形成面積と裏面の回路パターンの形成面積との面積差が大きい場合等には絶縁基板と銅箔の熱膨張率の違いにより、回路パターンの形成面積の大きい側へ凸条に反ってしまう(図5参照)。

【0022】しかし、第一のプリント配線基板3にあっては、上記の通り第一の回路基板4の表面の回路パターン5の形成面積が大きいので第一の回路基板4の表面側へ凸状に反り易いものの、第一の回路基板4を囲むようにして形成された捨て基板5の裏面のみに回路パターン9、9、・・・が形成されているため捨て基板5については裏面側へ凸状に反り易い。これにより、図3に示すように(基板の反り具合は誇張して示してある。)、第一のプリント配線基板3全体としては略平面形状が保たれることになり、回路パターンに電子部品を装着する場合の電子部品の実装ミス等を防止することが出来る。

【0023】第二のプリント配線基板10について、まず、その表面について説明する。

【0024】第二のプリント配線基板10は基板2の左側略3分の2の略下側半分を占め、その上下両端部及び左端部以外の部分が第二の回路基板11とされ、該第二の回路基板11には回路パターンは形成されていない。

【0025】第二のプリント配線基板10の上下両端部及び左端部は第二の捨て基板12とされ、該第二の捨て基板12にはその略全面に亘って回路的には無関係の回

10

20

30

40

50

路パターン 13、13、13 が形成されている。

【0026】そして、上記の通り第二の捨て基板 12 が第二の回路基板 11 を三方から囲むように位置しており、第二の回路基板 11 と第二の捨て基板 12 とは連結片 7、7、・・・によって連結され、一体に形成されている。

【0027】次に、第二のプリント配線基板 10 の裏面について説明する。

【0028】裏面には第二の回路基板 11 上の略全面に亘って回路パターン 14、14、・・・が形成されている。

【0029】図 2 で見て第二のプリント配線基板 10 の上下両端部及び右端部は第二の捨て基板 12 であり、該捨て基板 12 には回路パターンは形成されていない。

【0030】しかして、第二のプリント配線基板 10 にあっては、上記の通り第二の回路基板 11 の裏面のみに回路パターン 14、14、・・・が形成されているため第二の回路基板 11 の裏面側へ凸状に反り易いものの、第二の回路基板 11 を囲むようにして形成された捨て基板 12 の表面のみに回路パターン 14 が形成されているため捨て基板 12 については表面側へ凸状に反り易い。これにより、図 3 に示すように（基板の反り具合は誇張して示してある。）、第二のプリント配線基板 10 全体としては略平面形状が保たれることになる。

【0031】第三のプリント配線基板 15 について、まず、その表面について説明する。

【0032】第三のプリント配線基板 15 は基板 2 の右側略 3 分の 1 の略下側半分を占め、下端部を除いて第三の回路基板 16 とされ、該第三の回路基板 16 にはその右端部の一部と左端部の全面とに上下方向に延びる回路 30 的には無関係の回路パターン 17、17 が、また、下端部の一部に左右方向に延びる回路的には無関係の回路パターン 17 が形成されている。

【0033】第三のプリント配線基板 15 の下端部のみに第三の捨て基板 18 が形成され、該第三の捨て基板 18 上には略全面に亘って回路的には無関係の回路パターン 19 が形成されている。

【0034】そして、第三の回路基板 16 と第三の捨て基板 18 とは連結片 7、7、・・・によって連結され、一体に形成されている。

【0035】次に、第三のプリント配線基板 15 の裏面について説明する。

【0036】裏面には第三の回路基板 16 に回路パターン 20、20、・・・が適宜離間して形成されており、その形成位置のほとんどは第三の回路基板 16 の略中央部であり、端部、即ち、表面に形成された回路パターン 17、17、17 が形成された部分に対応する反対側の部分には回路パターン 20、20、・・・はあまり形成されていない。

【0037】第三のプリント配線基板 15 の下端部は第

三の捨て基板 18 であり、該捨て基板 18 には回路パターンは形成されていない。

【0038】しかして、第三のプリント配線基板 15 にあっては、上記の通り裏面の中央部にほとんどの回路パターン 20、20、・・・が形成され、その反対側面である表面の中央部には回路パターンが形成されていないため第三の回路基板 16 の中央部は裏面側へ凸状に反り易いものの、第三の回路基板 16 の表面の左右両端部の略全面及び下端部の一部に回路パターン 17、17、17 が形成され、かつ第三の回路基板 16 の下端部に連結して形成されている捨て基板 18 の表面のみに回路パターン 19 が形成されているため回路基板 16 の上端部を除く端部と捨て基板 18 については表面側へ凸状に反り易い。これにより、図 4 に示すように（基板の反り具合は誇張して示してある。）、一部しか捨て基板を有しないプリント配線基板であっても回路パターンが形成されていない部分を利用して回路パターンを形成すれば、第三のプリント配線基板 15 のように略平面形状が保たれることになる。

【0039】第四のプリント配線基板 21 について説明をする。

【0040】第四のプリント配線基板 21 は基板 2 の右側略 3 分の 1 の略上側半分を占め、全体が第四の捨て基板 22 とされ、該第四の捨て基板 12 の表裏両面にその略全面に亘って回路的には無関係の回路パターン 23、24 が形成されている。

【0041】尚、回路的に必要とされる回路パターンが全く形成されていない第四のプリント配線基板 21 を形成したのは、第一のプリント配線基板 3 の右端部、第 3 のプリント配線基板 15 の上端部及び第 2 のプリント配線基板 10 の右上隅角部の反りを防止するためであり、また、第四のプリント配線基板 21 は表裏両面の全面に亘ってそれぞれ回路パターン 23、回路パターン 24 が形成されているため第四のプリント配線基板 21 自体は略平面形状が保たれることになる。

【0042】しかして、第一のプリント配線基板 3、第二のプリント配線基板 10、第三のプリント配線基板 15 及び第四のプリント配線基板 21 が連結片 7、7、・・・によって連結されて略正方形形状の多層プリント配線基板 1 が形成されており、上記の通り第一のプリント配線基板 3 乃至第四のプリント配線基板 21 がそれぞれ略平面形状を保つようにされているため、これにより多層プリント配線基板 1 も略平面形状が保たれることになる。

【0043】尚、本実施例のように両面プリント配線基板を用いれば、基板の表裏両面の回路パターンの形成位置を考慮すれば良いので比較的簡単に基板の反りを軽減する手段が為される。

【0044】また、集合プリント配線基板においては捨て基板を有する場合がほとんどであるため、前記捨て基

7

板を利用して基板の反りを軽減することが出来、さらには、集合プリント配線基板を形成するそれぞれのプリント配線基板ごとに略平面形状を保つように回路パターンを形成することにより、集合プリント配線基板全体としても略平面形状を保つことが出来る。

【0045】

【発明の効果】以上に記載したことから明らかなように、本発明多層プリント配線基板は、回路パターンが形成された一の層における前記回路パターンが形成された部分でない部分に対応する前記一の層とは別の層における部分でかつ前記回路パターンが形成された面と反対側の面に回路パターンを形成したことを特徴とする。

【0046】従って、本発明多層プリント配線基板においては、各層に形成された回路パターンのパターン面がそれぞれ反対方向を向き、しかも一の層の回路パターンが形成された部分に対応しない部分に別の層の回路パターンが形成されているため、捨て基板の有無によらず各回路パターンの形成部分によって相反する二方向の反りが生じることになり、基板の各部分に生じる反りが該部分の近傍部分に生じる反りにより軽減され、全体として基板が略平面状を為すようにされる。また、所謂ディッピングやリフロー時においても基板の反りの増長が抑えられる。

【0047】そして、基板の反りにより回路パターンに電子部品を装着する場合の接着剤や半田の印刷ムラが解消され、延いては電子部品の実装ミス等を防止することが出来る。

8

【0048】尚、上記した実施例に示した各部の形状及び構造は、何れも本発明を実施するに際しての具体化のほんの一例を示したものにすぎず、これらによって本発明の技術的範囲が限定的に解釈されることがあってはならない。

【図面の簡単な説明】

【図1】図2乃至図4と共に本発明多層プリント配線基板の実施の一例を示すものであり、本図は平面図である。

10 【図2】背面図である。

【図3】図1のⅠⅠⅠ-ⅠⅠⅠ線に沿う拡大断面図である。

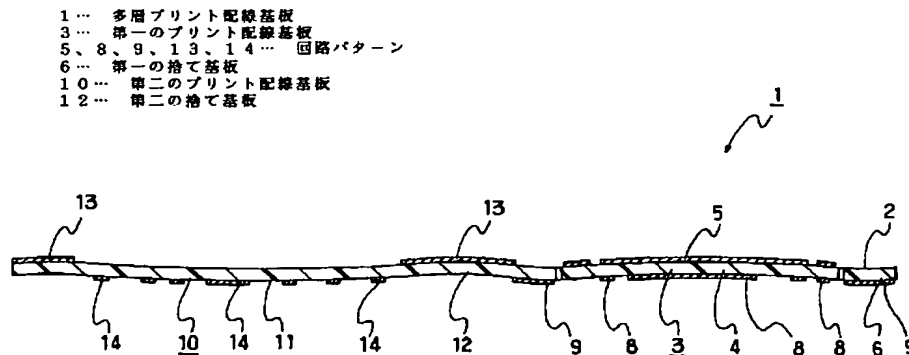
【図4】図1のⅣⅣ-ⅣⅣ線に沿う拡大断面図である。

【図5】従来の問題点を示す断面図である。

【符号の説明】

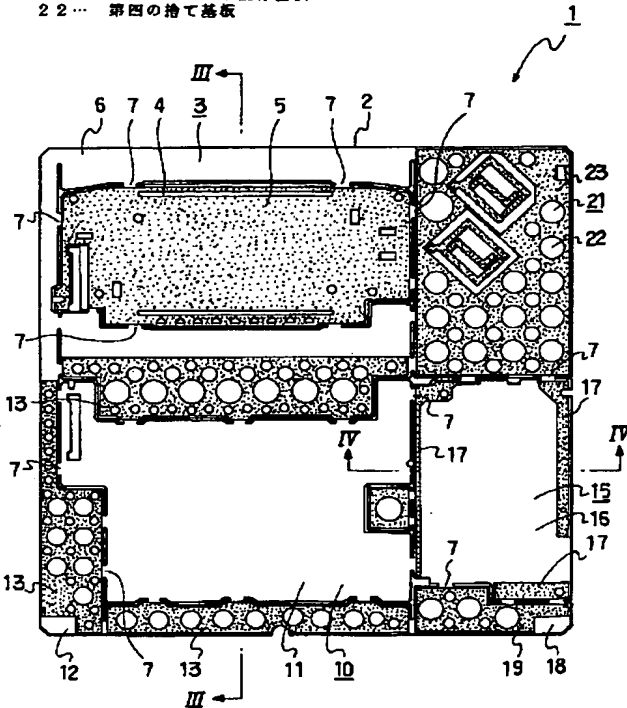
- 1 多層プリント配線基板
- 3 第一のプリント配線基板
- 5、8、9、13、14、17、19、20、23、24 回路パターン
- 6 第一の捨て基板
- 10 第二のプリント配線基板
- 12 第二の捨て基板
- 15 第三のプリント配線基板
- 18 第三の捨て基板
- 21 第四のプリント配線基板
- 22 第四の捨て基板

【図3】



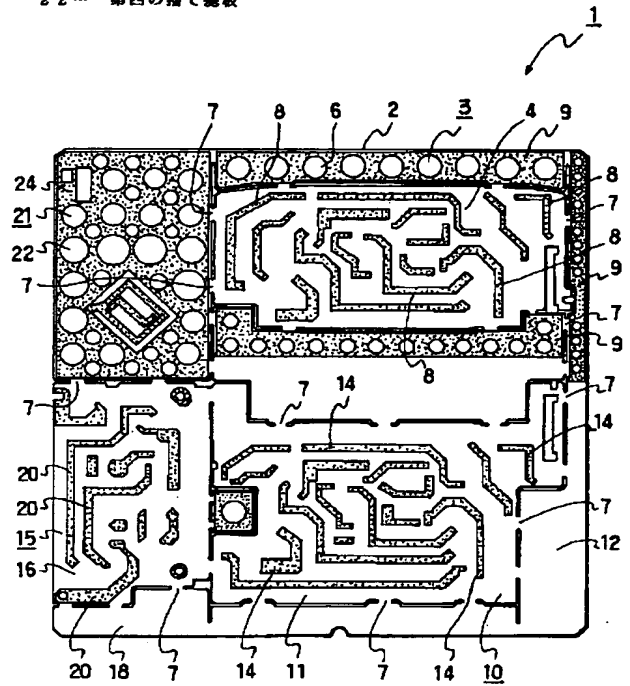
【図1】

- 1… 多層プリント配線基板
 3… 第一のプリント配線基板
 6、13、17、19、23… 回路パターン
 6… 第一の捨て基板
 10… 第二のプリント配線基板
 12… 第二の捨て基板
 15… 第三のプリント配線基板
 18… 第三の捨て基板
 21… 第四のプリント配線基板
 22… 第四の捨て基板



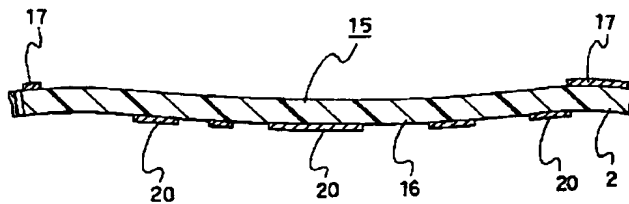
【図2】

- 1… 多層プリント配線基板
 3… 第一のプリント配線基板
 6… 第一の捨て基板
 8、9、14、20、24… 回路パターン
 10… 第二のプリント配線基板
 12… 第二の捨て基板
 15… 第三のプリント配線基板
 18… 第三の捨て基板
 21… 第四のプリント配線基板
 22… 第四の捨て基板



【図4】

- 15… 第三のプリント配線基板
 17、20… 回路パターン



【図5】

